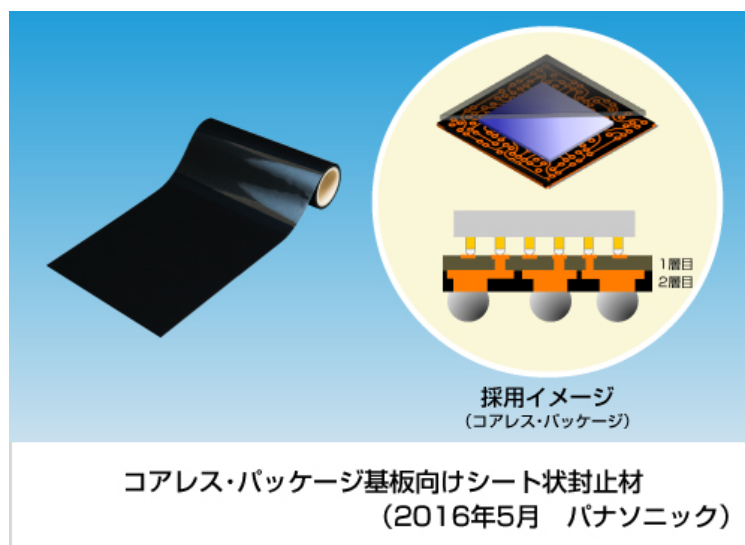


2016年05月26日

半導体パッケージのコアレス化による薄型化と低コスト化に貢献

コアレス・パッケージ基板向けシート状封止材を製品化

半導体パッケージ基板の絶縁層に適した材料で、大面積での一括成形が可能



パナソニック株式会社 オートモーティブ&インダストリアルシステムズ社は、半導体パッケージのさらなる薄型化と低コスト化を実現する「[コアレス・パッケージ基板\[1\]](#)」向けシート状封止材 (CV2008シリーズ) を製品化、2016年6月から量産を本格的に開始します。コアレス・パッケージ基板の絶縁層に適したシート状封止材で、大面積での一括成形を実現し、パッケージの薄型化と低コスト化に貢献します。

スマートフォンなどのモバイル端末の小型薄型化、高機能化を背景に、搭載されるパッケージにも、さらなる薄型化と低コスト化が求められています。様々なパッケージ基板が検討される中、現在主流の[コア材\[2\]](#)を用いたビルドアップ工法とは異なる新しいコアレス工法が注目されています。市場からは、コア材を使用せず、かつ、レーザー穴あけ加工を用いないコアレス工法に適した生産性に優れた基板の絶縁材料が求められています。この要望にお応えするために、当社では独自の樹脂設計技術の開発により「コアレス・パッケージ基板向けシート状封止材」を製品化しました。

【特長】

1. レーザー穴あけ加工を用いない新しいコアレス工法※1に適した、均一に膜厚形成されたシート状封止材を実現。パッケージ基板の絶縁層を大面積で一括成形することが可能で、パッケージの大量生産と低コスト化に貢献
 - ・シートの膜厚: 20~200 μm まで対応
2. 薄いシート状封止材でありながら剛性があり、パッケージの反り低減を実現でき、薄型化に貢献
 - ・弾性率 (Modulus): 17000MPa (25°C)
3. 材料の収縮率が低く、高温リフロー時の接続信頼性を確保でき、パッケージの実装工程での歩留まり向上に貢献
 - ・収縮率: 0.003% (※2)

※1: 銅ピラー樹脂封止工法

※2: IRリフロー時の最高温度250°C、4回通し前後の収縮率 (JIS-K6911)

【用途】

銅ピラー樹脂封止タイプのコアレス・パッケージ基板など

【備考】

本製品は、2016年5月31日～6月3日まで 米国The Cosmopolitan of Las Vegasにて開催されるECTC2016に出展します。

【商品のお問合せ先】

オートモーティブ&インダストリアルシステムズ社 電子材料事業部

<https://industrial.panasonic.com/jp/contact-us?ad=press>

【特長の詳細説明】

1. レーザー穴あけ加工を用いない新しいコアレス工法に適した、均一に膜厚形成されたシート状封止材を実現。パッケージ基板の絶縁層を大面積で一括成形することが可能で、パッケージの大量生産と低コスト化に貢献

一般的なパッケージ基板には、ガラスクロスを使用したコア材が適用されており、ビア[3]の形成にはレーザーによる穴あけと銅メッキによる接続が必要で加工コストが課題になっています。一方、新しい銅ピラー樹脂封止工法[4]によるコアレス・パッケージ基板では、銅メッキのみで銅ピラーを一括形成するため、レーザー穴あけ加工が不要で、パッケージの薄型化と低コスト化が図れます。また、パッケージ基板の大量生産を図るため、絶縁層を均一かつ大面積で一括形成できる加工性に優れた材料が求められています。今回、当社では、独自のフィラー設計や独自の樹脂設計技術の開発により、コアレス工法に最適な、均一に膜厚形成されたシート状封止材を製品化しました。絶縁層に本材料を採用することで大面積で一括成形が可能で、パッケージの大量生産と低コスト化に貢献します。膜厚は20 μ mから200 μ mまで対応し、お客様の様々なパッケージ厚みへのニーズにもお応えします。

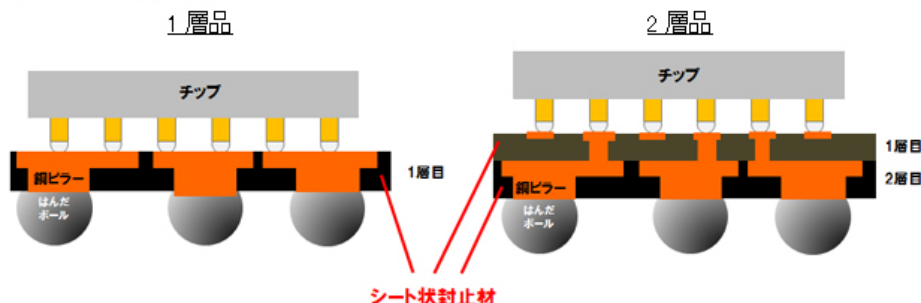
2. 薄いシート状封止材でありながら剛性があり、パッケージの反り低減を実現でき、薄型化に貢献

コアレス・パッケージ基板は、絶縁層を薄くするほど反りが大きくなり、実装工程では扱いにくいという課題があります。さらに、実装信頼性を確保するためには、材料には薄くても反りが小さいことが求められます。当社では、独自のフィラー設計技術および樹脂設計技術の開発により、薄いシート状でありながら高い剛性と強度を実現、パッケージの反りを低減でき、薄型化に貢献します。

3. 材料の収縮率が低く、高温リフロー時の接続信頼性を確保でき、パッケージの実装工程での歩留まり向上に貢献

パッケージの実装工程では、高温のリフロー工程を複数回通る場合があり、パッケージ基板の導通部とICチップなどの接合不良を防ぐため、パッケージ基板の材料には熱による収縮率が小さいことが求められます。本材料は、独自のフィラー設計技術の開発で、材料の低収縮を達成し、実装工程での歩留まり向上に貢献します。

<パッケージ構造例>



【用語説明】

[1]コアレス・パッケージ基板

コア材（銅張積層板）を用いない構成の半導体パッケージ用基板のひとつ。一般に半導体パッケージに用いるビルドアップ基板に置き換わる半導体パッケージの新たな基板として注目されつつある。ビルドアップ基板は、支持体であるコア材の上下にビルドアップ層を積み重ねた構造だが、コア材がない構造のことを指す。

[2]コア材（銅張積層板）

ガラス繊維から作ったガラスクロスに、エポキシなどの樹脂を含浸させ、その両側に銅箔を熱圧着したもの。一般的なパッケージ基板は、コア材を使用している。

[3]ビア（Via）

多層配線において、上層の配線と下層の配線を電氣的に接続する部分。

[4]銅ピラー樹脂封止工法

コアレス・パッケージ基板の工法のひとつで、先に銅ピラーを一括形成した後、絶縁層を形成する工法。

以上

プレスリリースの内容は発表時のものです。

商品の販売終了や、組織の変更等により、最新の情報と異なる場合がありますのでご了承ください。